
LVDS-CMOS 変換基板

LVDS-R

取り扱い説明書（第 1 版）

2015/10

目次

■実装、組み込み上のご注意	
・実装、組み込み上のご注意	．．．．． P3
・保証、免責事項	．．．．． P4
■製品の概要、特長	
1. オプション（別売り）	．．．．． P5
2. 基板各部コネクタ	
の名称とはたらきと基板寸法図	．．．．． P5
3. 使用目的、用途	．．．．． P7
4. 主な特長	．．．．． P8
■基本仕様	
1. 絶対最大定格	．．．．． P9
2. 推奨動作条件	．．．．． P9
3. 消費電力	．．．．． P9
4. 電気的特性	．．．．． P11
5. ショートパッドの仕様	．．．．． P15
6. CN1 信号表	．．．．． P16
7. CN2 信号表	．．．．． P17
8. 本製品に関する技術資料	．．．．． P17

■ 実装、組み込み上のご注意

本項は、LVDS-CMOS 変換基板 LVDS-R をお客様の装置へ実装、組み込みされる場合の注意事項を述べています。

静電気に対するご注意

- CMOS-IC を使用しているため、取り扱い時には十分な静電気対策を行ってください。
- 取り扱い作業の方々は人体アース等の配慮をお願いします。例えばアースバンドの使用等をお勧めします。

取り扱い上のご注意

- コネクタの抜き差しを行う時は、必ず電源を OFF 後に行ってください。

■ 保証、免責事項

保証

- 本製品は、量産などの目的から、性能ならびに信頼性を保証するために、お客様と納入仕様書を交わす場合があります。納入仕様書に記載された事項について保証いたします。
- 独自に改造された場合は、保証をいたしかねますので、ご注意ください。

免責事項

下記の場合は製品および製品に起因して生じた事故、損傷について弊社では責任を負いかねますのでご了承ください。

- 本取り扱い説明書に規定された値を越えて使用した場合。
- 弊社が納入した製品以外の他社製品が原因で弊社の製品が故障したり、損傷を受けた場合。
- 弊社が指定した以外の補修用部品の使用による保守および修理がおこなわれた場合。
- 本取り扱い説明書に記載されている注意事項や操作方法を守らなかった場合。
- 本取り扱い説明書に記載されている電源、設置環境など本装置の使用条件を逸脱した周囲条件で使用した場合。
- 火災、地震、水害、落雷などの天災に起因する場合。

※部品仕様および外観は、改良のため予告なしに変更することがありますのでご了承ください。但し、やむを得ない理由でお客様と取り交わした取り付け寸法と電氣的インターフェース仕様を変更せざるをえない場合は、事前にお知らせし、協議の上決定します。

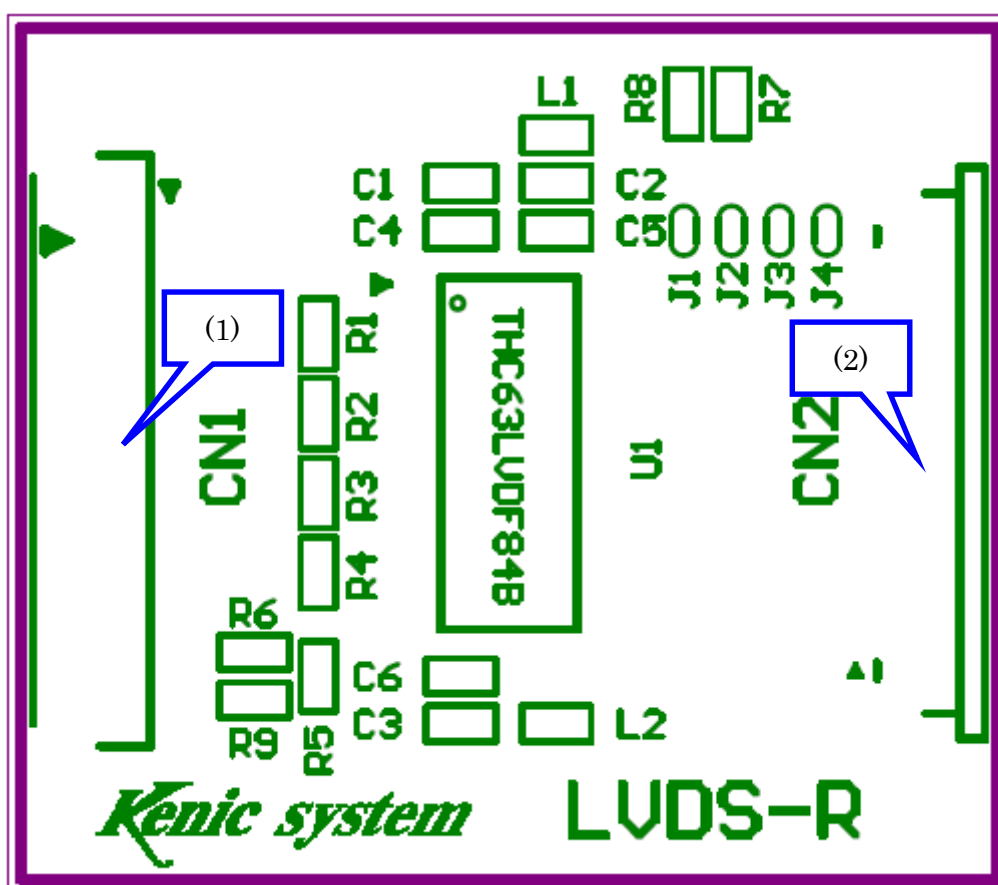
■ 製品の概要、特長

1. オプション（別売り）

LVDS ケーブル （型番：CPU361L-LVDS20CB）

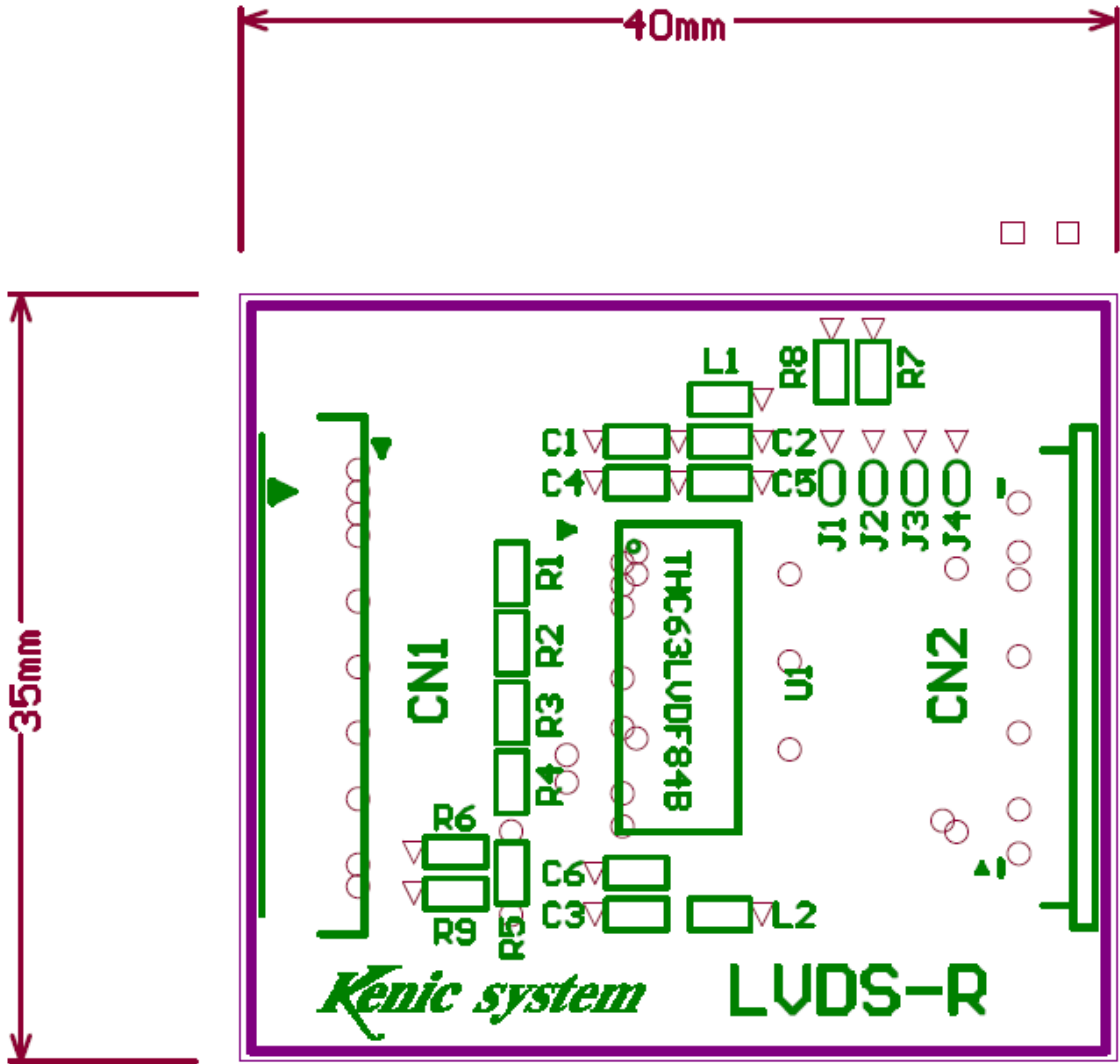
33 ピン液晶ケーブル （型番：CPU328-LCD33CB）

2. 基板各部コネクタの名称と働きと基板寸法図



(1) CN1 LVDS I/Fコネクタです。

(2) CN2 LCDへの接続コネクタです。



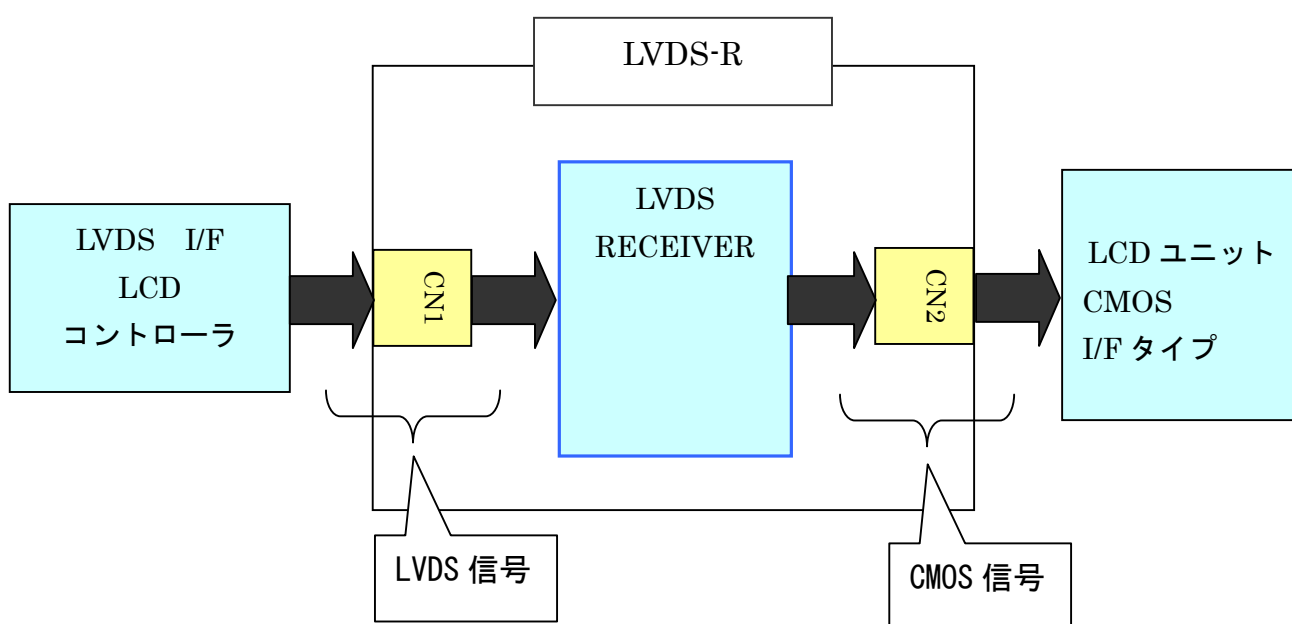
LVDS-R基板寸法図

3. 使用目的、用途

LVDS-Rは、LVDS信号（データマッピング 6ビット）を、CMOS信号に変換する基板です。

弊社のLVDS I/FタイプのLCDコントローラとCMOS I/Fの液晶に接続する場合にご使用頂けます。

ブロック図は下図をご参照下さい。



接続動作確認済みの LCD コントローラと液晶は下記の通りです。

LCDコントローラ型番	液晶
KS-LTVG-SD (SDI)	京セラ製 TCG057VGLCS-H50

4.主な特長

- LVDS-Rは、LVDS信号（データマッピング 6ビット）をCMOS信号に変換する基板です。
- 基板上のショートパッドにより、液晶の表示方向を選択することができます。
- 35mm×40mmと小型、軽量。

■ 基本仕様

1. 絶対最大定格

項目	記号	MIN	MAX	単位
供給電圧	VCC	-0.3	+4.0	V
LVC MOS/TTL 入力電圧	-	-0.3	VCC+0.3	V
LVC MOS/TTL 出力電圧	-	-0.3	VCC+0.3	V
LVDS 入力ピン	-	-0.3	VCC+0.3	V

2. 推奨動作条件

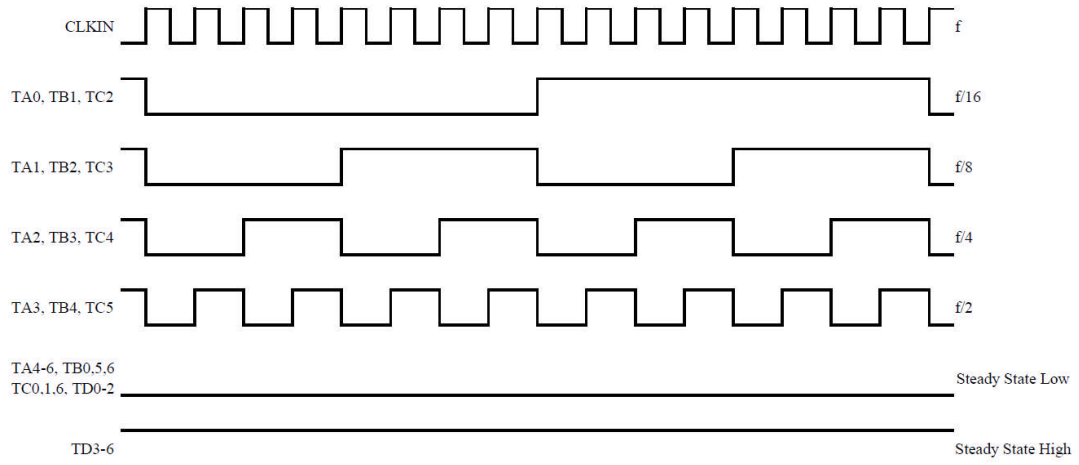
項目	記号	MIN	TYP	MAX	単位	
供給電圧	VCC	2.5	-	3.6	V	
動作周囲温度	Ta	-10	+25	+70	°C	
クロック周波数	VCC=2.5V~2.7V	-	20	-	70	MHz
	VCC=2.7V~3.0V		15	-	70	MHz
	VCC=3.0V~3.6V		15	-	85	MHz

3. 消費電力

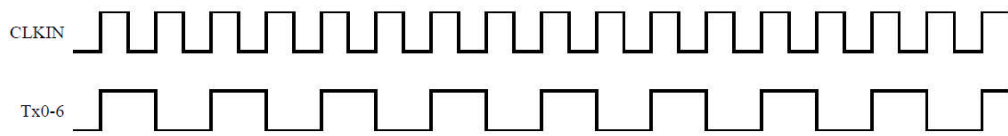
項目	記号	条件	TYP	MAX	単位
レーザー供給電流 16グレイスケール パターン	I_{RCCG}	RL=100Ω、CL=8pF、f=65MHz、 VCC=3.3V	41	53	mA
		RL=100Ω、CL=8pF、f=85MHz、 VCC=3.3V	52	64	mA
		RL=100Ω、CL=8pF、f=65MHz、 VCC=2.5V	30	42	mA
レーザー供給電流 ワーストケース パターン	I_{RCCW}	RL=100Ω、CL=8pF、f=65MHz、 VCC=3.3V	72	94	mA
		RL=100Ω、CL=8pF、f=85MHz、 VCC=3.3V	84	96	mA
		RL=100Ω、CL=8pF、f=65MHz、 VCC=2.5V	42	64	mA

TYP値は、Ta=+25°Cの条件です。

16 Grayscale Pattern



Worst Case Pattern



x=A,B,C,D

4. 電気的特性

・ LVC MOS/TTL DC仕様

項目	記号	条件	MIN	TYP	MAX	単位
ハイレベル入力電圧	V_{IH}	-	2.0	-	VCC	V
ローレベル入力電圧	V_{IL}	-	GND	-	0.8	V
ハイレベル出力電圧	V_{OH1}	VCC=3.0V ~ 3.6V $I_{OH}=-4mA$	2.4	-	-	V
ローレベル出力電圧	V_{OL1}	VCC=3.0V ~ 3.6V $I_{OL}=4mA$	-	-	0.4	V
ハイレベル出力電圧	V_{OH2}	VCC=2.5V ~ 3.0V $I_{OH}=-2mA$	2.1	-	-	V
ローレベル出力電圧	V_{OL2}	VCC=2.5V ~ 3.0V $I_{OL}=2mA$	-	-	0.4	V
入力電流	I_{IN}	$GND \leq V_{IN} \leq VCC$	-	-	± 10	μA

・ LVDS レシーバーDC仕様

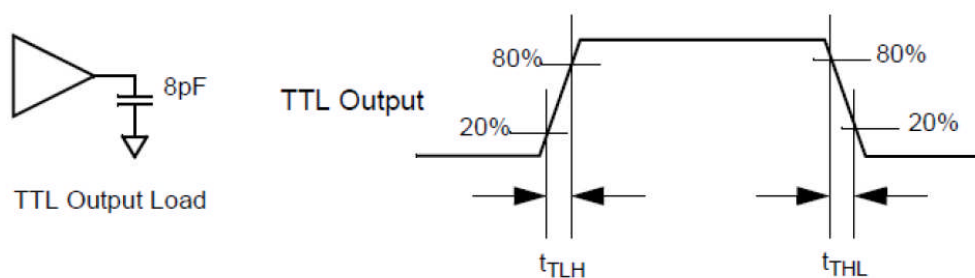
項目	記号	条件	MIN	TYP	MAX	単位
差動入力ハイスレッショルド電圧	V_{TH}	RL=100Ω VIC=+1.2V	-	-	100	mV
差動入力ロースレッショルド電圧	V_{TL}		-100	-	-	mV
入力電流	I_{IN}	VIN=+2.4V/0V VCC=3.6V	-	-	± 10	μA

・ LVC MOS/TTLとLVDSレシーバーAC仕様

項目		記号	MIN	TYP	MAX	単位
クロック出力 遷移時間	VCC=2.5V~2.7V	t_{RCP}	14.3	T	50.0	ns
	VCC=2.7V~3.0V		14.3	T	66.6	
	VCC=3.0V~3.6V		11.8	T	66.6	
クロック出力ハイ時間		t_{RCH}	-	4T/7	-	ns
クロック出力ロー時間		t_{RCL}	-	3T/7	-	ns
RCLKINからクロック出力±遅延		t_{RCD}	-	5T/7	-	ns
LVC MOS/TTL データセットアップ 時間		t_{RS}	0.35T- 0.3	-	-	ns
LVC MOS/TTL データホールド時間		t_{RH}	0.45T- 1.6	-	-	ns
LVC MOS/TTL 立ち上がり時間		t_{TLH}	-	2.0	3.0	ns
LVC MOS/TTL 立ち下がり時間		t_{THL}	-	1.8	3.0	ns
入力データポジション0 (T=11.76ns)		t_{RIP1}	-0.4	0.0	+0.4	ns
入力データポジション1 (T=11.76ns)		t_{RIP0}	T/7-0.4	T/7	T/7+0.4	ns
入力データポジション2 (T=11.76ns)		t_{RIP6}	2T/7-0.4	2T/7	2T/7+0.4	ns
入力データポジション3 (T=11.76ns)		t_{RIP5}	3T/7-0.4	3T/7	3T/7+0.4	ns
入力データポジション4 (T=11.76ns)		t_{RIP4}	4T/7-0.4	4T/7	4T/7+0.4	ns
入力データポジション5 (T=11.76ns)		t_{RIP3}	5T/7-0.4	5T/7	5T/7+0.4	ns
入力データポジション6 (T=11.76ns)		t_{RIP2}	6T/7-0.4	6T/7	6T/7+0.4	ns
フェーズロックループセット		t_{RPLL}	-	-	10.0	ms

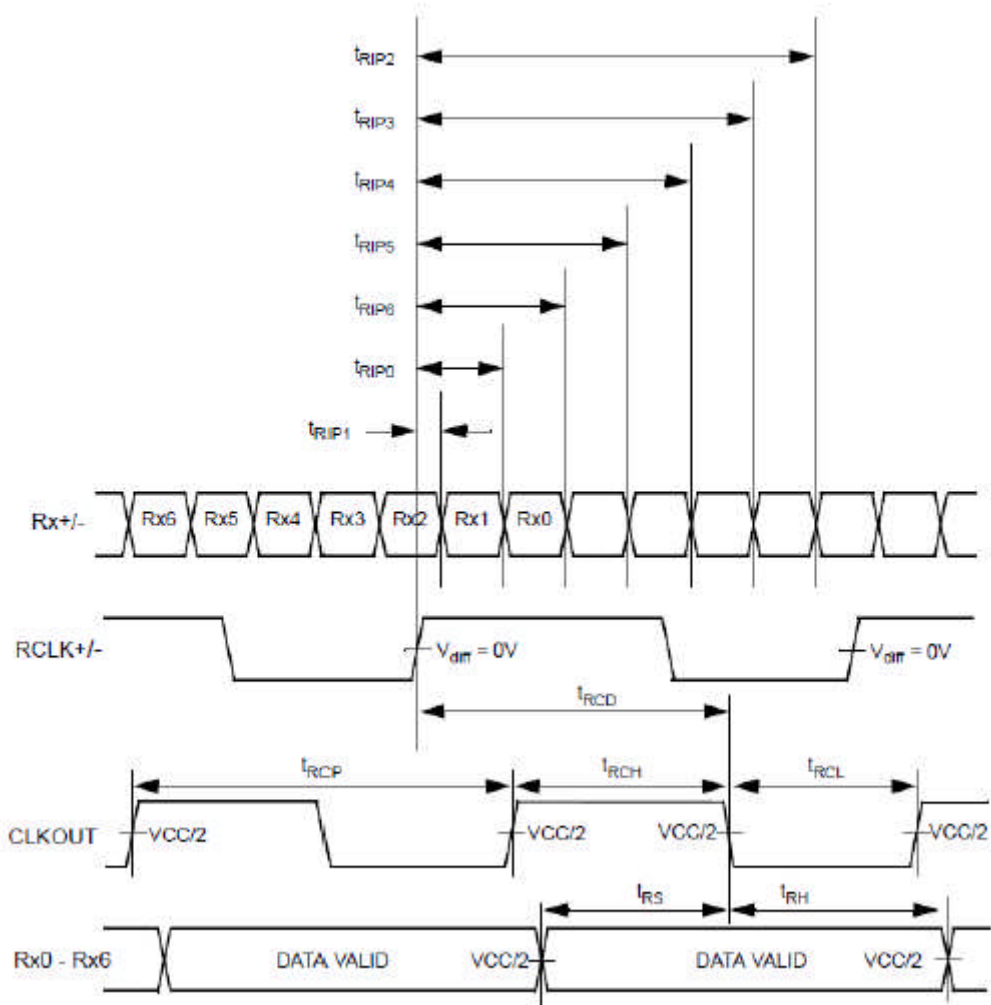
TYP値は、VCC=3.3V、Ta=+25°Cの条件です。

LVC MOS/TTL Output

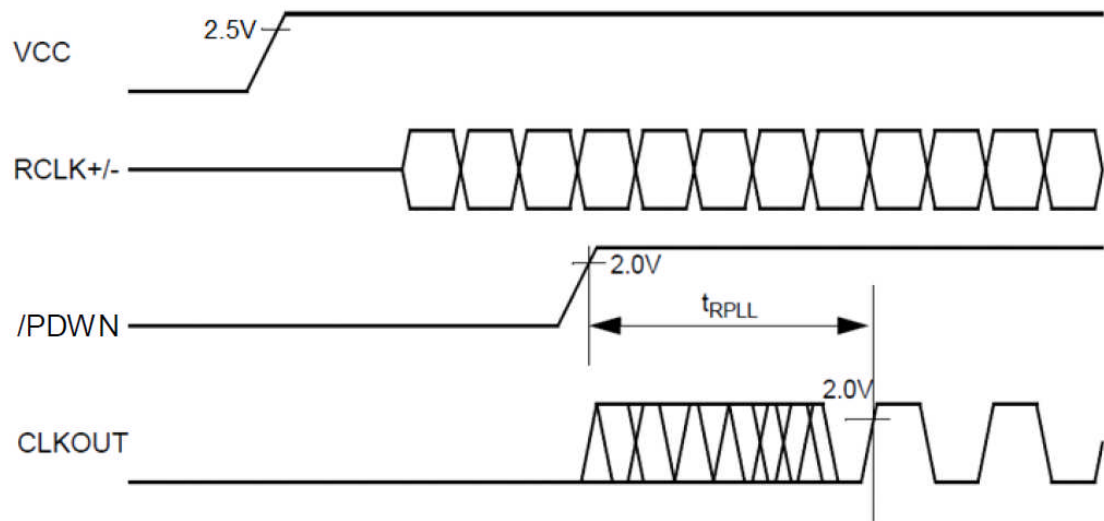


クロック出力遷移時間

LVDS Input Data Position



LVDS入力データポジション



PLLロックループセット時間

5. ショートパッドの仕様

(1) J1[R/L], J2[U/D] 液晶表示方向設定用

J1[R/L]	J2[U/D]	液晶表示方向
オープン	オープン	通常表示方向（工場出荷時）
ショート	オープン	左右反転
ショート	ショート	180度反転
オープン	ショート	上下反転

上記の仕様は、京セラ製のTCGシリーズの場合です。

(2) J3[V/Q1], J4[V/Q2] VGA, QVGA切替信号設定用

J3[V/Q1]	J4[V/Q2]	VGA, QVGA切替信号設定
ショート	オープン	QVGA液晶に接続される場合
オープン	ショート	VGA液晶に接続される場合

- ・ 京セラ製の液晶で、V/Q端子がある場合、液晶のデータシートを御確認の上、設定してください。
- ・ 工場出荷時は、J3[V/Q1], J4[V/Q2]ともオープンです。
- ・ 電源がショートしますので、J3[V/Q1], J4[V/Q2]を、両方ともショートしないで下さい。

6. CN1 LVDS I/Fコネクタ表

CN1		
ピン番号	信号名	機能
1	VCC	電源入力 (+3.3V)
2	VCC	電源入力 (+3.3V)
3	GND	GND端子
4	GND	GND端子
5	RXIN0-	LVDS差動データ入力 負
6	RXIN0+	LVDS 差動データ入力 正
7	GND	GND 端子
8	RXIN1-	LVDS差動データ入力 負
9	RXIN1+	LVDS 差動データ入力 正
10	GND	GND端子
11	RXIN2-	LVDS差動データ入力 負
12	RXIN2+	LVDS 差動データ入力 正
13	GND	GND端子
14	CLK-	LVDS 差動クロック入力 負
15	CLK+	LVDS 差動クロック入力 正
16	GND	GND端子
17	NC	未接続
18	NC	未接続
19	GND	GND端子
20	GND	GND端子

使用コネクタ : DF19G-20P-1H(54) (HIROSE)

適合コネクタ : DF19-20S-1C (HIROSE)

7. CN2 LCD接続用コネクタ信号表

CN2		
ピン番号	信号名	機能
1	GND	GND端子
2	CLK	データサンプリングクロック信号
3	Hsync	水平同期信号 (負極性)
4	Vsync	垂直同期信号 (負極性)
5	GND	GND端子
6	R0	赤データ信号 (LSB)
7	R1	赤データ信号
8	R2	赤データ信号
9	R3	赤データ信号
10	R4	赤データ信号
11	R5	赤データ信号 (MSB)
12	GND	GND端子
13	G0	緑データ信号 (LSB)
14	G1	緑データ信号
15	G2	緑データ信号
16	G3	緑データ信号
17	G4	緑データ信号
18	G5	緑データ信号 (MSB)
19	GND	GND端子
20	B0	青データ信号 (LSB)
21	B1	青データ信号
22	B2	青データ信号
23	B3	青データ信号
24	B4	青データ信号
25	B5	青データ信号 (MSB)
26	GND	GND端子
27	ENAB	水平表示位置信号 (正極性)
28, 29	VCC	電源入力 (+3.3V)
30	R/L	左右反転信号 (L : 通常、H : 左右反転)
31	U/L	上下反転信号 (H : 通常、L : 上下反転)
32	V/Q	VGA/QVGA切り替え信号 (H : VGA、L : QVGA)
33	GND	GND端子

使用コネクタ : 08-6210-033-340-800A+ (ELC0)

適合FPCケーブル : 0.5mmピッチ 33pin. 適合市販品無し。

8. 本製品に関する技術資料

本製品に関する技術的な基本ノウハウは、随時以下のケニックシステムホームページに掲載してまいります。是非ご活用ください。

<http://www.kenic.co.jp/>